日本国特許庁 JAPAN PATENT OFFICE

02.12.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2003年12月 1日

出 願 番 号 Application Number:

特願2003-402232

[ST. 10/C]:

[JP2003-402232]

出 願 人
Applicant(s):

松下電器産業株式会社

2005年 1月13日

特許庁長官 Commissioner, Japan Patent Office)· [1]



【書類名】 特許願

【整理番号】 2931050086

平成15年12月 1日

【あて先】特許庁長官殿【国際特許分類】H04B 1/50

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 清水 克人

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 齊藤 典昭

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100105050

【弁理士】

【氏名又は名称】 鷲田 公一

【手数料の表示】

【予納台帳番号】 041243 【納付金額】 21,000円

【提出物件の目録】

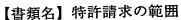
【物件名】 特許請求の範囲 1

 【物件名】
 明細書 1

 【物件名】
 図面 1

 【物件名】
 要約書 1

 【包括委任状番号】
 9700376



【請求項1】

受信信号より受信品質を示す測定値を求める受信品質測定手段と、

通信相手におけるタイムスロット毎の送信電力を示す情報である送信電力情報と前記測 定値とに基づいて所定の受信期間における推定した送信電力の受信信号をタイムスロット 毎に基準値まで増幅するための利得を設定する利得設定手段と、

前記利得設定手段にて設定された前記受信期間における利得の内の最大利得にて前記受信期間前に受信信号の利得制御を行うとともに、前記受信期間において前記利得設定手段により設定された前記最大利得以下の利得にてタイムスロット毎に受信信号の利得制御を行う利得制御手段と、

前記利得制御手段にて前記最大利得で利得制御された後でかつ前記受信期間前に受信信 号のオフセット電圧を校正する電圧校正手段と、

を具備することを特徴とする受信装置。

【請求項2】

前記利得設定手段は、前記測定値から前記送信電力情報の送信電力をタイムスロット毎に減算して各タイムスロットの送信電力を推定することを特徴とする請求項1記載の受信 装置。

【請求項3】

前記利得設定手段は、前記利得制御手段にて受信信号に対して複数の段階に分けて利得制御を行う際に、2つの連続する前記段階にて前方の前記段階の利得が後方の前記段階の利得に対して大きいかまたは等しくなるような利得を順次設定し、

前記利得制御手段は、前記利得設定手段にて設定された前記段階毎の利得にて前記段階毎に受信信号の利得制御を行うことにより、前記受信期間前に前記最大利得にて受信信号の利得制御を行うとともに、前記受信期間において前記最大利得以下の利得にてタイムスロット毎に受信信号の利得制御を行うことを特徴とする請求項1または請求項2記載の受信装置。

【請求項4】

請求項1から請求項3のいずれかに記載の受信装置を具備することを特徴とする通信端 末装置。

【請求項5】

受信信号より受信品質を示す測定値を求めるステップと、

通信相手におけるタイムスロット毎の送信電力を示す情報である送信電力情報と前記測 定値とに基づいて所定の受信期間における推定した送信電力の受信信号をタイムスロット 毎に基準値まで増幅するための利得を設定するステップと、

設定された前記受信期間における利得の内の最大利得にて前記受信期間前に受信信号の 利得制御を行うステップと、

前記最大利得で利得制御された後でかつ前記受信期間前に受信信号のオフセット電圧を 校正するステップと、

前記受信期間において設定された前記最大利得以下の利得にてオフセット電圧の校正後 の受信信号の利得制御をタイムスロット毎に行うステップと、

を具備することを特徴とする受信方法。

【書類名】明細書

【発明の名称】受信装置及び受信方法

【技術分野】

[0001]

本発明は、受信装置及び受信方法に関し、特にダウンリンク送信電力制御により送信信 号の送信電力が異なるシステムに用いられる受信装置及び受信方法に関する。

【背景技術】

[0002]

近年の携帯電話サービスでは、加入者(移動局)の増加とともに、音声通話に加え、デー タ通信に対する需要が拡大していることから、周波数チャネルといったリソースの効率的 な利用、及び、通信速度の向上が重要である。例えば、主に、ヨーロッパ、及び、アジア 地域にて普及しているGSM (Global Sytem for Moblile communications) システムに おいては、GPRS(General Packet Radio Service)と呼ばれる高速通信に対応するサ ービスが開始されている。GPRSでは、移動局と基地局間のリンクに関し、特定移動局 に対して専用の周波数チャネルを割り当てるのではなく、複数の移動局で同一周波数チャ ネルを共用し、移動局側、もしくは基地局側のどちらかに、相手方に送信するデータが存 在する場合に、その都度、特定移動局に対するタイムスロットの割り当てを実施する。こ の方式により、周波数チャネルの利用効率が向上する。さらに、データフレーム内の複数 タイムスロットを同一移動局に割り当てるマルチスロット伝送方式を用いることで、基地 局から移動局へのダウンリンク速度の向上を実現している。

[0003]

しかしながら、特定基地局のカバーするセル内の複数の移動局で、同一周波数チャネル を共用する場合、基地局と各移動局間の距離が異なることにより、基地局はセル内の最も 遠い移動局にて所定の品質にて受信することができるような送信電力にて各移動局に送信 する必要があり、この場合には、不要な電力をセル内に放射することになり、近接基地局 のカバーするセルとの干渉が問題となる。

[0004]

そこで、GPRSにおける干渉対策について、図9を用いて説明する。図9はGSMの ネットワーク構成図である。

[0005]

図9において、GSMのネットワークは、固定電話の電話回線網901、移動交換局(M SC: Mobile Services switching Center) 9 0 2、基地局制御局(BSC: Base Station Cont roller) 9 0 3 、 9 0 4 、 9 0 5 、基地局(BTS: Base Transceiver Station) 9 0 6 、 9 0 7、908、基地局907、908が各々カバーするセル909、910内に各々存在す る移動局(MS: Mobile Station) 9 1 1、 9 1 2、 9 1 3、 9 1 4、 9 1 5 から構成される

[0006]

GSMシステムでは、少なくとも1つの移動交換局902を備え、移動交換局902は 電話回線網901に接続される。移動交換局902の下位には、複数の基地局制御局90 3、904、905が設けられ、さらに基地局制御局903、904、905の下位には 、少なくとも1つの基地局906、907、908が設けられ、基地局間にて通信が行わ れる。また、各基地局906、907、908がカバーするセル909、910内の移動 局911、912、913、914、915と基地局907、908間との間では、無線 通信が行われる。図9では、例えば、セル909内の移動局912とセル910内の移動 局914との間、あるいは、移動局913と電話回線網901との間で交信可能である。 セル909内の移動局911、912、913の対基地局907間の距離が異なる場合に 、全移動局に対して同一出力電力にて送信すると、最も遠方にある移動局を基準とした送 信電力に設定されるため、本来は不要な電力を、同一周波数チャネルに対して送信するこ とになり、近接するセルへの干渉が問題となる。そこで、GPRSでは、基地局907と 移動局911、912、913との間の距離に応じて、対応移動局へのダウンリンク送信 電力制御(基地局送信電力制御)を実施している。送信電力制御の具体例としては、制御チ ャネル上で送信されるダウンリンクのリソース割り当てメッセージ中のP0パラメータを 用いて、放送制御チャネル(BCCH: Broadcast Control CHannel)からの送信電力の低減値 $(0 \sim 3 \ 0 \ d \ B)$ を移動局に通知する方法がある。なお、BCCHは、当該セル内に存在 する全移動局が参照すべき重要なチャネルであり、対基地局間距離が最大となる移動局で もデータ再生が確実に行える十分な送信レベル(POWbcch:一定値)にて送信されて いる。

[0007]

また、現在、移動局の受信部構成として主流のダイレクトコンバージョン受信機では、 受信電界強度の変化に追従した利得切替えに起因して直流オフセット電圧が発生し、受信 機が飽和する可能性があるため、復調データの受信直前に利得切替えを実施したのち、高 速に直流オフセット電圧を校正する必要がある(例えば、特許文献1。)。

[0008]

図10は、従来の直流オフセット電圧校正回路1000のブロック図である。図10に おいて、直流オフセット電圧校正回路1000は、低雑音増幅器1001、無線周波数を ベースバンド帯に周波数変換する直交復調器1002、直交復調器1002に対して90 度位相差を有する2信号を出力する90度移相器1003、可変利得増幅器及び低域通過 フィルタより構成されるアナログベースバンド回路1004、アナログベースバンド回路 1004の直流オフセット電圧を校正する電圧校正回路1005、アナログベースバンド 回路1004より受信した信号から音声信号、あるいはデータ信号への変換を実施すると ともに、電圧校正回路1005に対して、校正開始信号を送信するデジタル信号処理部1 006から構成される。電圧校正回路1005は、当該フレームの直前に、校正開始信号 をトリガーとして一定期間校正動作を実施した後、当該フレーム内では休止状態に入る。 また、校正期間には、信号線から容量を切り離して校正の応答速度を向上させている。

【特許文献1】特開2001-211098号公報

【発明の開示】

【発明が解決しようとする課題】

[0009]

しかしながら、従来の受信装置及び受信方法は、フレーム単位で直流オフセット電圧の 校正を実行するが、基地局が送信電力制御を実行する場合については想定されていない。 即ち、基地局電力制御に伴って同一フレーム内のタイムスロット間で受信電界強度が異な る場合、各移動局は受信機の線形動作範囲内の信号レベルとなるような利得切替えを実行 するが、高速な利得切替えに起因して新たに発生する直流オフセット電圧が、オフセット 電圧発生箇所よりも後段回路の増幅器により拡大され、受信機の飽和及び感度劣化につな がるという問題がある。

[0010]

また、送信電力制御を行う場合において、受信機の飽和及び感度劣化を防いで精度良く 復調するためには、各タイムスロットの最後尾に約30[u s]設けられたガードタイムに て、移動局受信部の利得切り替えを実施する必要がある。しかし、復調を実施するタイム スロット直前に、所望値に利得を切替えた後、毎回、オフセット電圧の校正を実施すると 、校正回路での電流消費量が増加するという問題がある。

[0011]

本発明はかかる点に鑑みてなされたものであり、基地局送信電力制御が行われる場合に おいても受信機の飽和及び感度劣化を防止することができるとともに、電流消費量を増加 させずにオフセット電圧の校正を行うことができる受信装置及び受信方法を提供すること を目的とする。

【課題を解決するための手段】

[0012]

本発明の受信装置は、受信信号より受信品質を示す測定値を求める受信品質測定手段と 、通信相手におけるタイムスロット毎の送信電力を示す情報である送信電力情報と前記測 定値とに基づいて所定の受信期間における推定した送信電力の受信信号をタイムスロット 毎に基準値まで増幅するための利得を設定する利得設定手段と、前記利得設定手段にて設 定された前記受信期間における利得の内の最大利得にて前記受信期間前に受信信号の利得 制御を行うとともに、前記受信期間において前記利得設定手段により設定された前記最大 利得以下の利得にてタイムスロット毎に受信信号の利得制御を行う利得制御手段と、前記 利得制御手段にて前記最大利得で利得制御された後でかつ前記受信期間前に受信信号のオ フセット電圧を校正する電圧校正手段と、を具備する構成を採る。

[0013]

この構成によれば、受信期間前のオフセット電圧校正時に受信信号の利得制御を行った 利得以下の利得にて受信期間内の受信信号の利得制御を行うので、オフセット電圧校正時 に校正できずに残留したオフセット電圧の増幅を抑制することができることにより、送信 電力制御が行われる場合においても受信機の飽和及び感度劣化を防止することができると ともに、電流消費量を増加させずにオフセット電圧の校正を行うことができる。

[0014]

本発明の受信装置は、前記構成において、前記利得設定手段は、前記測定値から前記送 信電力情報の送信電力をタイムスロット毎に減算して各タイムスロットの送信電力を推定 する構成を採る。

[0015]

この構成によれば、前記効果に加えて、送信電力制御が実施される場合でも、受信期間 内の高精度な利得切替えを実現することができる。

[0016]

本発明の受信装置は、前記構成において、前記利得設定手段は、前記利得制御手段にて 受信信号に対して複数の段階に分けて利得制御を行う際に、2つの連続する前記段階にて 前方の前記段階の利得が後方の前記段階の利得に対して大きいかまたは等しくなるような 利得を順次設定し、前記利得制御手段は、前記利得設定手段にて設定された前記段階毎の 利得にて前記段階毎に受信信号の利得制御を行うことにより、前記受信期間前に前記最大 利得にて受信信号の利得制御を行うとともに、前記受信期間において前記最大利得以下の 利得にてタイムスロット毎に受信信号の利得制御を行う構成を採る。

[0017]

この構成によれば、前記効果に加えて、利得制御手段を多段構成にするので、直流オフ セット電圧校正時に校正しきれずに残留したオフセット電圧の増幅を確実に抑制すること ができる。

[0018]

本発明の通信端末装置は、上記のいずれかに記載の受信装置を具備する構成を採る。

[0019]

この構成によれば、受信期間前のオフセット電圧校正時に受信信号の利得制御を行った 利得以下の利得にて受信期間内の受信信号の利得制御を行うので、オフセット電圧校正時 に校正できずに残留したオフセット電圧の増幅を抑制することができることにより、送信 電力制御が行われる場合においても受信機の飽和及び感度劣化を防止することができると ともに、電流消費量を増加させずにオフセット電圧の校正を行うことができる。

[0020]

本発明の受信方法は、受信信号より受信品質を示す測定値を求めるステップと、通信相 手におけるタイムスロット毎の送信電力を示す情報である送信電力情報と前記測定値とに 基づいて所定の受信期間における推定した送信電力の受信信号をタイムスロット毎に基準 値まで増幅するための利得を設定するステップと、設定された前記受信期間における利得 の内の最大利得にて前記受信期間前に受信信号の利得制御を行うステップと、前記最大利 得で利得制御された後でかつ前記受信期間前に受信信号のオフセット電圧を校正するステ ップと、前記受信期間において設定された前記最大利得以下の利得にてオフセット電圧の 校正後の受信信号の利得制御をタイムスロット毎に行うステップと、を具備するようにし た。

[0021]

この方法によれば、受信期間前のオフセット電圧校正時に受信信号の利得制御を行った 利得以下の利得にて受信期間内の受信信号の利得制御を行うので、オフセット電圧校正時 に校正できずに残留したオフセット電圧の増幅を抑制することができることにより、送信 電力制御が行われる場合においても受信機の飽和及び感度劣化を防止することができると ともに、電流消費量を増加させずにオフセット電圧の校正を行うことができる。

【発明の効果】

[0022]

本発明によれば、基地局送信電力制御が行われる場合においても受信機の飽和及び感度 劣化を防止することができるとともに、電流消費量を増加させずにオフセット電圧の校正 を行うことができる。

【発明を実施するための最良の形態】

[0023]

本発明の骨子は所定の受信期間 (1フレーム) におけるタイムスロット毎の利得を受信 期間前に設定し、設定された利得の内の最大利得にて受信期間前に受信信号の利得制御を 行い、最大利得で利得制御された後でかつ受信期間前に受信信号のオフセット電圧を校正 するとともに、受信期間において各タイムスロットに設定された最大利得以下の利得にて オフセット電圧の校正後の受信信号の利得制御をタイムスロット毎に行うことである。

[0024]

以下、本発明の実施の形態について、図面を参照して詳細に説明する。

[0025]

(実施の形態1)

図1は、本発明の実施の形態1に係る受信装置100の構成を示すブロック図である。 図1の受信装置100は、ダイレクトコンバージョン受信装置である。

[0026]

低雑音増幅器101は、受信信号を増幅し、直流成分を除去する容量102を介し、直 交復調器103へ出力する。

[0027]

直交復調器103は、ミキサ103a及びミキサ103bを有し、容量102から入力 した受信信号に対して無線周波数からベースバンド帯に周波数変換して、ミキサ103 a からアナログベースバンド回路105aへ出力するとともに、ミキサ103bからアナロ グベースバンド回路105bへ出力する。

[0028]

移相器104は、図示しない局部発振源より入力される局部発振信号から、互いに90 度の位相差を有する2つの信号を生成して直交復調器103のミキサ103aとミキサ1 03bへ各々出力する。

[0029]

アナログベースバンド回路105a、105bは、可変利得増幅器及び低域通過フィル タより構成され、直交復調器103から入力した受信信号に対して、感度点から強電界へ と受信電界強度が変化する場合に、利得制御回路110の制御に基づいて後段回路より順 に利得を低減してデジタル信号処理部106へ出力する。この際に、アナログベースバン ド回路105a、105bは、電圧校正回路111の制御に基づいて、受信信号の直流オ フセット電圧の校正を行う。なお、アナログベースバンド回路105aとアナログベース バンド回路105bとは、同一構成である。また、アナログベースバンド回路105a、 105bの詳細については後述する。

[0030]

デジタル信号処理部106は、アナログベースバンド回路105a、105bから入力 した受信信号をもとに、基地局からの送信データを再生して、図示しない表示部へのデー タ表示、あるいは図示しないスピーカへの音声出力を実施する。また、デジタル信号処理 部106は、所定のタイミングにて直流オフセット電圧の校正を開始するための校正開始 信号を電圧校正回路111へ出力する。また、デジタル信号処理部106は、基地局から 送信されるBCCHの受信信号より受信電界強度(RSSI:Received Signal Strength Indicator)を測定して、測定結果を電界強度測定部108へ出力する。さらに、デジタ ル信号処理部106は、復調データを送信電力情報抽出部107へ出力する。

[0031]

送信電力情報抽出部107は、デジタル信号処理部106から入力した復調データから 、各タイムスロットに対する送信電力情報(例えば、P0パラメータ)を抽出し、利得設 定部109へ出力する。

[0032]

受信品質測定手段である電界強度測定部108は、デジタル信号処理部106から入力 したRSSIの測定結果より、公知の方法によりフェージングの影響を緩和して、各タイ ムスロットに対する基地局送信電力の制御基準となるBCCHの受信信号の受信電界強度 を求め、求めた受信電界強度の情報を利得設定部109に出力する。

[0033]

利得設定部109は、電界強度測定部108から入力した各タイムスロットに対する基 地局送信電力の制御基準となるBCCHの受信電界強度の情報と、送信電力情報抽出部 1 07から入力した各タイムスロットにおける送信電力情報とから、各タイムスロットの受 信電界強度を推定し、推定した受信電界強度に応じた利得設定値を算出する。例えば、利 得設定部109は、BCCHの受信電界強度から送信電力情報より取得した基地局送信電 力の増減値を減算することにより推定した送信電力の受信信号を、タイムスロット毎に基 準値まで増幅するための利得を設定する。そして、利得設定部109は、設定した各タイ ムスロットの利得の情報である利得情報を利得制御回路110へ出力する。

利得制御手段である利得制御回路110は、利得設定部109から入力した利得情報よ り最大利得を抽出して、直流オフセット電圧校正時の設定利得としてアナログベースバン ド回路105a、105bへ出力する。また、利得制御回路110は、各タイムスロット に対応する利得設定値を一時記憶しておき、各タイムスロットに対応した利得設定値を各 タイムスロットの直前にアナログベースバンド回路105a、105bへ順次出力し、利 得制御を実施する。また、利得制御回路110は、多段回路構成であるアナログベースバ ンド回路105a、105bの段数毎に利得制御を行う。なお、直流オフセット電圧の校 正を行う際の利得設定方法については後述する。

[0035]

電圧校正手段である電圧校正回路111は、所定のタイミングにてデジタル信号処理部 106から校正開始信号が入力した場合には、アナログベースバンド回路105a、10 5 b の受信信号に生じる直流オフセット電圧の校正を実施する。この際、電圧校正回路 1 11は、多段回路構成であるアナログベースバンド回路105a、105bの段数毎に直 流オフセット電圧の校正を実施する。

[0036]

次に、アナログベースバンド回路105a、105bの構成について、図2を用いて説 明する。図2は、アナログベースバンド回路105aの構成を示すプロック図である。な お、アナログベースバンド回路105aとアナログベースバンド回路105bの構成は同 一であるので、アナログベースバンド回路 1 0 5 b の構成についての説明は省略する。

[0037]

アナログベースバンド回路105aは、3段の多段回路から構成されており、可変利得 増幅器201及びフィルタ202は1段目回路207を構成し、可変利得増幅器203及 びフィルタ204は2段目回路208を構成するとともに、可変利得増幅器205及びフ イルタ206は3段目回路209を構成する。1段目回路207は、2段目回路208及 び3段目回路209より前方の前段回路であり、2段目回路208は、1段目回路207 より後方の後段回路であるとともに3段目回路209より前方の前段回路であり、3段目 回路209は、1段目回路207及び2段目回路208より後方の後段回路である。

[0038]

可変利得増幅器201は、電圧校正回路111の制御に基づいて、ミキサ103aから 入力した受信信号の直流オフセット電圧を校正する。また、可変利得増幅器201は、利 得制御回路110の制御に基づいて、ミキサ103aから入力した受信信号を所定の利得 にしてフィルタ202へ出力する。

[0039]

フィルタ202は、可変利得増幅器201から入力した受信信号に対して所定の帯域の みを通過させて可変利得増幅器203へ出力する。

可変利得増幅器203は、電圧校正回路111の制御に基づいて、フィルタ202から 入力した受信信号の直流オフセット電圧を校正する。また、可変利得増幅器203は、利 得制御回路110の制御に基づいて、フィルタ202から入力した受信信号を所定の利得 にしてフィルタ204へ出力する。

[0041]

フィルタ204は、可変利得増幅器203から入力した受信信号に対して所定の帯域の みを通過させて可変利得増幅器205へ出力する。

可変利得増幅器205は、電圧校正回路111の制御に基づいて、フィルタ204から 入力した受信信号の直流オフセット電圧を校正する。また、可変利得増幅器205は、利 得制御回路110の制御に基づいて、フィルタ204から入力した受信信号を所定の利得 にしてフィルタ206へ出力する。

[0043]

フィルタ206は、可変利得増幅器205から入力した受信信号に対して所定の帯域の みを通過させてデジタル信号処理部106へ出力する。このように、アナログベースバン ド回路105a、105bは、受信信号を1段目回路207、2段目回路208及び3段 目回路209を通過させることにより、不要な帯域成分を除去しながらデジタル信号処理 部106にて設定した利得になるように受信信号の増幅を行う。

[0044]

次に、受信装置100の動作について、図3~図5を用いて説明する。図3は、GPR Sにおけるダウンリンクのフレームの構成を示すものであり、図4は、GPRSにおける ダウンリンクの連続するタイムスロットの構成を示すものであり、図5は、マルチスロッ ト伝送時の基地局において送信電力制御を行った際の送信電力を示す模式図である。

[0045]

図3は、所定の受信期間であるフレーム#301及びフレーム#302のフレーム構成 を示すものである。図3において、横軸は経過時間である。また、図3より、フレーム# 301には、所望の移動局に対するダウンリンク情報が収められており、フレーム#30 2は、フレーム#301の直前のフレームである。また、周波数チャネル#303、#3 04、#305は、ダウンリンク周波数の異なるチャネルであり、タイムスロット#31 0~#317は、フレーム#301を構成する8つのタイムスロットである。また、タイ ムスロット#318は、フレーム#302の最後尾のタイムスロットであり、各タイムス ロットの最後尾には、ガードタイムと呼ばれる有効データの存在しない空き時間が設けら れている。

[0046]

図4は、タイムスロット#318及びタイムスロット#310の構成を示すものであり 、タイムスロット#318は最後尾にガードタイム#401を有し、タイムスロット#3 10は最後尾にガードタイム#402を有する。なお、フレーム#301はフレーム#3 02よりも時間的に後に受信されるものであり、図3及び図4の右側ほど時間的に後に受 信されるタイムスロット及びフレームとなる。

[0047]

また、図5において、横軸は経過時間であり、縦軸は特定の基地局から送信される送信

電力強度である。図5では、マルチスロット伝送時の基地局電力制御の例として、タイムスロット#310、#311、#312、#313をそれぞれ移動局#501、#502、#503に割り当てる場合を考える。なお、移動局#501~#503はタイムスロット#310~#313を共有しており、各々、自移動局向けデータの受信に備えてタイムスロット#310、#311、#312、#313に対する基地局アンテナ出力端での送信電力強度を示すものであり、フレーム#301の各タイムスロット#310、#311、#312、#313、#314、#315、#316、#317のうち、ダウンリンク伝送を実行しているタイムスロットにおいて、タイムスロット#310における送信電力が最大であり、タイムスロット#311における送信電力が最小であるものとする。

[0048]

まず、デジタル信号処理部106は、フレーム#302内で、受信装置100に割り当てられたダウンリンク用タイムスロット及びアップリンク用タイムスロット以外のタイムスロットにおいて、あるいは、図3に図示していない、有効なデータの存在しないアイドル・フレームにおいて、受信装置100との通信を行っている基地局から送信されるBCCHのRSSIを測定している。そして、電界強度測定部108は、フレーム#301より前に求めたRSSI測定値から、公知の技術によりフェージングの影響を緩和して、フレーム#301内の各タイムスロットに対する基地局送信電力の制御基準となるBCCHの受信電界強度(POWbcch)を求め、利得制御回路110に出力する。

[0049]

送信電力情報抽出部107から利得制御回路110に入力した各タイムスロットの送信 電力情報として、タイムスロット#310の送信電力情報がP0(#310)、タイムスロ ット#311の送信電力情報がP0(#311)、タイムスロット#312の送信電力情報 がP0(#312)、タイムスロット#313の送信電力情報がP0(#313)であり、 かつP0 (#312) = P0 (#313) である場合、利得制御回路110では、電界強 度測定部 1 0 8 から入力した P O W b c c h を基準として、 P O W b c c h - P 0 (#3 1 0)、POWbcch-P0(#311)、POWbcch-P0(#312)の計算を行う。 フレーム#301内の各タイムスロットの直前のガードタイム#401にて実施する利得 切替え時には、POWbcch-P0(#310)、POWbcch-P0(#311)、PO Wbcch-P0(#312)の計算結果より対応タイムスロット毎の設定利得を求める。 また、フレーム#301の直前のガードタイム#401にて実施する直流オフセット電圧 校正時の設定利得は、P0パラメータが最大時の設定利得を用いることで、フレーム#3 01での最大利得 (Gmax [dB]) が得られる。例えば、図3のフレーム#302に おけるタイムスロット#318の最後尾に設けられているガードタイム#401において 、フレーム#301におけるタイムスロット#310~#317の送信電力情報であるP 0パラメータを比較する。比較した結果、タイムスロット#311に対応するP0パラメ ータが最も大きいので利得制御回路110はタイムスロット#311に対応する利得設定 値を選択して、直流オフセット電圧の校正時の利得情報(Gmax [dB])として設定す る。

[0050]

そして、ガードタイム#401内において、利得制御回路110が利得情報(Gmax [dB])をアナログベースバンド回路105a、105bへ出力して、校正時利得を設定し、その後、デジタル信号処理部106より校正開始信号を送信する。電圧校正回路111は、校正開始信号をトリガーとして、前記ガードタイムにおいて校正動作を実施した後、フレーム#301においては、タイムスロット#317の最後尾の図示しないガードタイム以外の期間は休止状態に入る。その後、利得制御回路110は、ガードタイム#401において、タイムスロット#310に対する所望値(G1 [dB])に設定した利得情報をアナログベースバンド回路105a、105bへ出力することにより、タイムスロット#310の利得を設定する。そして、アナログベースバンド回路105a、105bの利得設定完了後、タイムスロット#310の受信を行う。タイムスロット#310の受

信完了後、利得制御回路110は、タイムスロット#310の最後尾に設けられている図示しないガードタイムにおいて、タイムスロット#311に対する所望値(G2 [dB])に設定した利得情報を出力し、アナログベースバンド回路105a、105bの利得設定を行う。以降、タイムスロット#313の受信完了まで、同様の動作を繰り返す。フレーム#301の最後尾のタイムスロット#317に含まれるガードタイムにおいて、フレーム#301の直前にて行ったのと同様の手順にて、直流オフセット電圧の校正動作を行う。その後のフレーム受信中の動作はフレーム#301の受信時と同様であり省略する。

【0051】 本発明に至る過程での検討によれば、受信装置100のアナログベースバンド回路105a、105bのように、感度点から強電界へと受信電界強度が変化する場合に、後段回路より順次利得を低減する利得切替え構成において、特定の利得設定にて直流オフセット電圧の校正を実施した後に利得を低減する場合には、校正されずに受信信号に残った直流オフセット電圧である残留オフセット電圧が大幅に増加することはない。したがって、図3のフレーム#301内で向最大利得設定にて直流オフセット電圧の校正を実行することで、フレーム#301内のタイムスロット間で利得を切り替えても残留オフセット電圧が大幅に増加することはないと言える。以下に、その理由を説明する。

[0052]

アナログベースバンド回路105a、105bの可変利得増幅器201、203、20 5における可変利得の実現手段としては、可変利得増幅器201、203、205の入力 部または出力部の抵抗値の比を切り替える方法がある。

[0053]

可変利得増幅器 2 0 1 のみに着目した場合において、可変利得増幅器 2 0 1 の電圧利得が G 3 [d B]で、可変利得増幅器 2 0 1 の出力に直流オフセット電圧 (Δ V 0)が発生しているとすると、可変利得増幅器 2 0 1 の入力部の直流オフセット電圧は、式(1)となる。

[0055]

また、電圧校正回路111において、可変利得増幅器201の入力部の抵抗付近に外部から電流を流し込み(補正電流)、補正電流と入力抵抗とにより発生する電圧降下作用を利用して直流オフセット電圧を打ち消すという方法がある。

[0056]

ここで、可変利得増幅器201の電圧利得をG3 [dB]からG4 [dB]へと変更する利得切替え方法として、入力抵抗を可変にする方法、出力抵抗を可変にする方法、及び入力抵抗と出力抵抗との両方を可変にする方法の3通りの方法がある。

[0057]

上記の電圧降下は、可変利得増幅器201の入力抵抗値と補正電流とを乗算することにより求まるので、入力抵抗を可変にする利得切替え方法では、上記の電圧降下が可変となり、可変利得増幅器201の入力部にオフセット電圧の残留オフセット電圧が生じる。そして、可変利得増幅器201の入力部の残留オフセット電圧は、可変利得増幅器201にて利得倍増幅されて出力されることになり、校正動作が無効になる。

[0058]

一方、上記の残留オフセット電圧を生じないようにするためには、出力抵抗を可変にする利得切替え方法を用いれば良い。この場合、入力抵抗値が不変なため上記の電圧降下は理想的には一定値であり、利得を切替えても入力部に残留オフセットが発生しないこと、及び「可変利得増幅器 201の出力部でのオフセット電圧=可変利得増幅器 201の入力部のオフセット電圧×可変利得増幅器 201の入力

施して電圧利得がG4 [dB] になっても可変利得増幅器201の出力部のオフセット電 圧は「0」になる。しかし、出力抵抗を可変にする方法を用いる場合においても、補正電 流の対温度特性などによって、可変利得増幅器201の入力部の入力抵抗部分での電圧降 下が理想状態からずれてしまう場合があり、この場合には、入力抵抗を可変にする方法を 用いる場合と同様の問題が発生する。なお、可変利得増幅器201の入力抵抗と出力抵抗 との両方を可変にする方法では、上記の入力抵抗を可変にする方法及び出力抵抗を可変に する方法の両方の影響が現れる。

[0059]

そこで、利得の切替えに起因して可変利得増幅器201の入力部における校正動作が無 効になるのを防ぐ方法として、利得の切替え時においてオフセット電圧の校正時の利得よ りも低減する方向にのみ利得を切り替える方法が考えられる。これは、「可変利得増幅器 201の出力部でのオフセット電圧=可変利得増幅器201の入力部のオフセット電圧× 可変利得増幅器201の利得」であることより、利得切り替え後の利得が低いほど、利得 切り替えに起因するオフセット電圧の発生を抑制することができるため、利得の切り替え に起因して可変利得増幅器201の入力部における校正動作が無効になるのを防ぐ方法と して有効である。この方法は、可変利得増幅器203、205においても当然に有効であ る。

[0060]

次に、アナログベースバンド回路 1 0 5 a 、 1 0 5 b を多段回路構成とする場合におい て、利得の切り替え時においてオフセット電圧の校正時の利得よりも低減する方向にのみ 利得を切り替える方法について、図2、図6及び図7を用いて説明する。図6及び図7は 、アナログベースバンド回路105a、105bにおける可変利得増幅器201、203 、205の利得配分及び、それぞれの利得設定時のアナログベースバンド回路105a、 105bの合計利得を示す図である。図6及び図7では、合計利得が15 [dB] の場合 が感度点であり、合計利得が15 [dB] から0 [dB] に近づくにつれて徐々に強電界 になる場合の例を挙げている。

[0061]

この場合、アナログベースバンド回路105a、105bから出力される受信信号の利 得がオフセット電圧の校正時の利得よりも低減するようにしても、各段の可変利得増幅器 201、203、205は必ずしも利得低減方向に利得を切り替えることにはならない。

[0062]

例えば、アナログベースバンド回路105a、105bに要求される最大利得が15 [dB] で、かつ最小利得が0 [dB] である場合において、アナログベースバンド回路1 05a、105bの合計利得が10 [dB] から5 [dB] になる場合、即ち送信電力情 報抽出部107にてフレーム毎に最大の設定利得を推定し、オフセット電圧校正時の利得 として10 [dB] を設定した後、所望のタイムスロット内に5 [dB] の設定利得が必 要になる場合には、可変利得増幅器203の利得は増加する方向であり、残留オフセット 電圧が拡大する可能性がある。

[0063]

一方、図7の場合、合計利得が低下すれば可変利得増幅器201、203、205の利 得は一定もしくは減少する方向であり、残留オフセット電圧の拡大を抑制できる。

[0064]

実際の製品等において、各可変利得増幅器の設定最大利得がさらに大きい場合、または 可変利得増幅器205の後段にさらに可変利得増幅器が接続される場合等は、可変利得増 幅器203の残留オフセット電圧により大きな問題が生じる。したがって、図7に示すよ うに、後段回路から順次利得が低減されるように各段の可変利得増幅器201、203、 205のオフセット電圧校正時の利得を設定することが望ましい。

[0065]

このように、本実施の形態1によれば、フレーム#301の直前フレームにて、基地局 から通知される送信電力情報より抽出した最大値に基づいて、フレーム#301内での最 大利得を推定するとともに、推定した最大利得にて直流オフセット電圧校正時の利得制御 を行い、直流オフセット電圧校正後の受信動作の利得制御における設定利得を、直流オフ セット電圧校正時の利得制御における設定利得よりも低減するので、受信動作中の利得制 御における残留オフセット電圧の影響を最小限にすることができる。これにより、送信電 力制御が行われる場合においても受信機の飽和及び感度劣化を防止することができるとと もに、電流消費量を増加させずにオフセット電圧の校正を行うことができる。

[0066]

(実施の形態2)

図8は、本実施の形態2における受信装置にて受信されるGPRSにおける受信信号の タイムスロットを示す図である。本実施の形態2に係る受信装置は、図1と同一構成であ るので、その説明は省略する。

[0067]

図8より、GPRSにおける受信信号のタイムスロットは、ヘッダー領域801とデー 夕領域802とから構成される。

[0068]

次に、受信装置の動作について、図1及び図3を用いて説明する。GPRSでは、制御 チャネル内のPOパラメータを用いたダウンリンクの電力制御に加え、当該タイムスロッ ト内ヘッダー領域801のPRパラメータを用いて電力制御を実施する可能性がある。G SM規格書「Digital cellular telecommunications system(Phase 2+); Radio subsyste m link control (3GPP TS 05.08 ver 8.16.0 Release 1999)」によれば、PRパラメータ を用いた電力制御に関して、マルチスロット伝送時でも最大10 [dB] までは、移動局 受信機はGSM規格書「Digital cellular telecommunications system(Phase 2+); Radi o transmission and reception (3GPP TS 05.05 version 8.9.0 Release 1999)」を満足 することが要求される。

[0069]

そこで、自移動局の存在するセル内にて、PRパラメータを用いた電力制御が行われて いる場合には、利得制御回路110では、当該フレーム以前に基地局から通知されるP0 パラメータ最大時の設定利得を用いることで、フレーム#301での最大利得(Gmax [dB]) を推定する。

[0070]

さらに、利得制御回路110は、設定した最大利得Gmaxに基づいて、Gmax+1 0 [dB] を利得情報として生成する。ただし、Gmax+10 [dB] が、アナログベ ースバンド回路105a、105bの最大合計利得(Gtotal [dB])より大きい場 合は、Gtotal [dB] を利得情報とする。なお、その他の動作は、上記実施の形態 1と同一であるので、その説明は省略する。

[0071]

このように、本実施の形態 2 によれば、上記実施の形態 1 の効果に加えて、フレーム# 301の直前フレーム#302にて、基地局から通知される送信電力情報に基づいて、フ レーム#301内での最大利得を推定するとともに、推定した最大利得よりもさらに10 [dB] 高い利得を直流オフセット電圧校正時の利得として設定するので、GSM規格を 満たしたより効率的な送信電力制御が行われる場合においても受信機の飽和及び感度劣化 を防止することができるとともに、電流消費量を増加させずにオフセット電圧の校正を行 うことができる。

[0072]

なお、上記実施の形態1及び実施の形態2において、アナログベースバンド回路105 a、105bは3段の多段回路により構成されることとしたが、これに限らず、3段以外 の多段回路により構成される場合、1つの可変利得増幅器のみにより構成される場合、ま たは1つの利得増幅器と1つのフィルタとから構成される場合の何れの場合でも良い。ま た、上記実施の形態1及び実施の形態2において、各フレームの最後尾のタイムスロット のガードタイムにて次の1フレームの各タイムスロットにおける最大の設定利得を推定す ることとしたが、これに限らず、複数フレームまたは複数タイムスロット毎に次の複数フレームまたは次の複数タイムスロットにおける最大の設定利得を推定するようにしても良い。また、上記実施の形態1及び実施の形態2において、フレーム#301の直前のフレーム#302にてP0パラメータの最大値から最大利得を推定することとしたが、これに限らず、フレーム#302以前のフレームにて送信電力情報を受信していれば、送信電力情報を受信した後でかつフレーム#302以前の任意のフレームにて、P0パラメータの最大値から最大利得を推定することが可能である。また、上記実施の形態1及び実施の形態2の受信装置100は、通信端末装置に適用することが可能である。

【産業上の利用可能性】

[0073]

本発明にかかる受信装置及び受信方法は、ダウンリンク送信電力制御が行われる場合に おいても受信機の飽和及び感度劣化を防止することができるとともに、電流消費量を増加 させずにオフセット電圧の校正を行う効果を有し、直流オフセット電圧を校正するのに有 用である。

【図面の簡単な説明】

[0074]

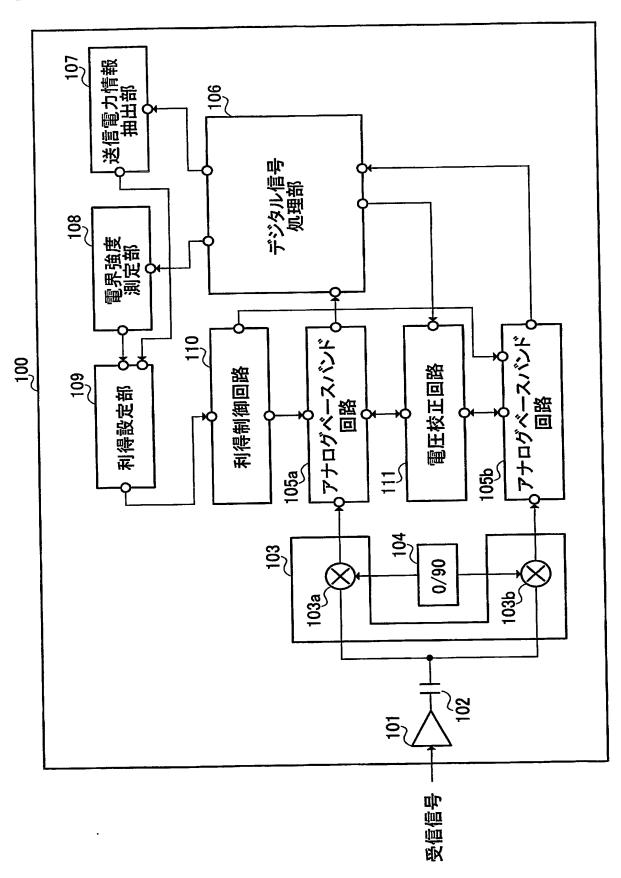
- 【図1】本発明の実施の形態1に係る受信装置の構成を示すブロック図
- 【図2】本発明の実施の形態1に係るアナログベースバンド回路の構成を示すプロック図
- 【図3】本発明の実施の形態1に係るGPRSにおけるダウンリンクのフレーム構成を示す図
- 【図4】本発明の実施の形態1に係るGPRSにおけるダウンリンクの連続するタイムスロットの構成を示す図
- 【図5】本発明の実施の形態1に係るマルチスロット伝送時の基地局送信電力制御を 示す模式図
- 【図 6 】本発明の実施の形態 1 に係るアナログベースバンド回路における利得配分を示す図
- 【図7】本発明の実施の形態1に係るアナログベースバンド回路における利得配分を 示す図
- 【図8】本発明の実施の形態2に係るGPRSにおけるタイムスロットの構成を示す図
- 【図9】GSMのネットワーク構成を示す図
- 【図10】従来の直流オフセット電圧校正回路を示すブロック図

【符号の説明】

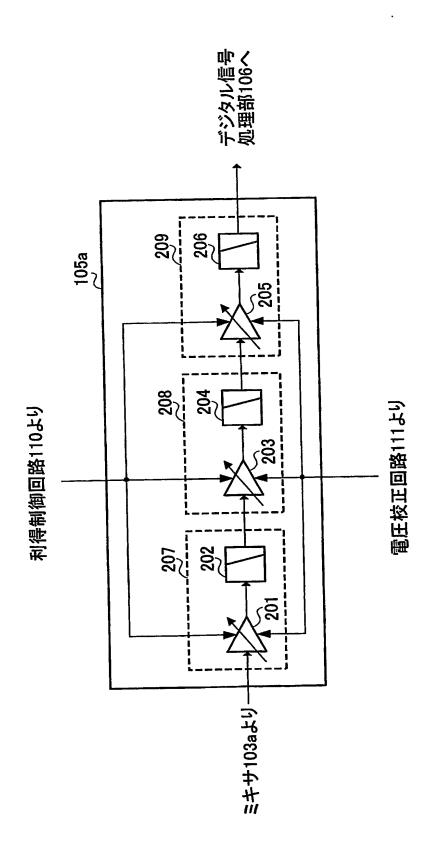
[0075]

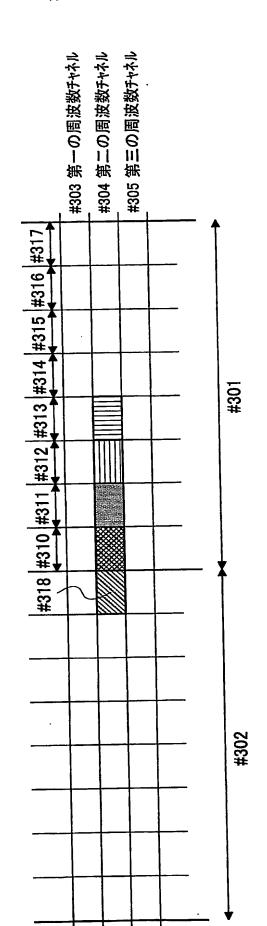
- 100 受信装置
- 101 低雜音增幅器
- 103 直交復調器
- 104 移相器
- 105a、105b アナログベースバンド回路
- 106 デジタル信号処理部
- 107 送信電力情報抽出部
- 108 電界強度測定部
- 109 利得設定部
- 110 利得制御回路
- 111 電圧校正回路

【書類名】図面【図1】





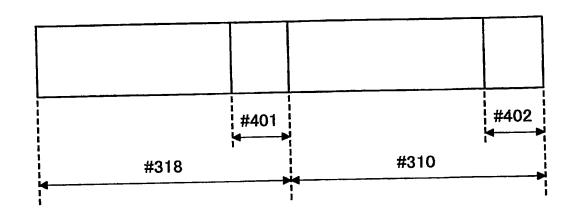




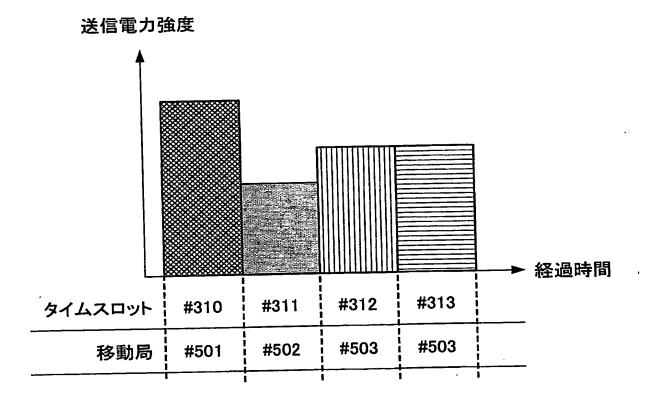
出証特2004-3122187



【図4】



【図5】





【図6】

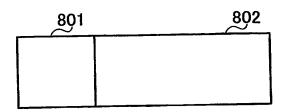
合計利得 [dB]	可変利得増幅器 201の利得 [dB]	可変利得増幅器 203の利得 [dB]	可変利得増幅器 205の利得 [dB]
15	5	5	5
10	5	0	5
5	0	5 7	0
0	0	0	0

【図7】

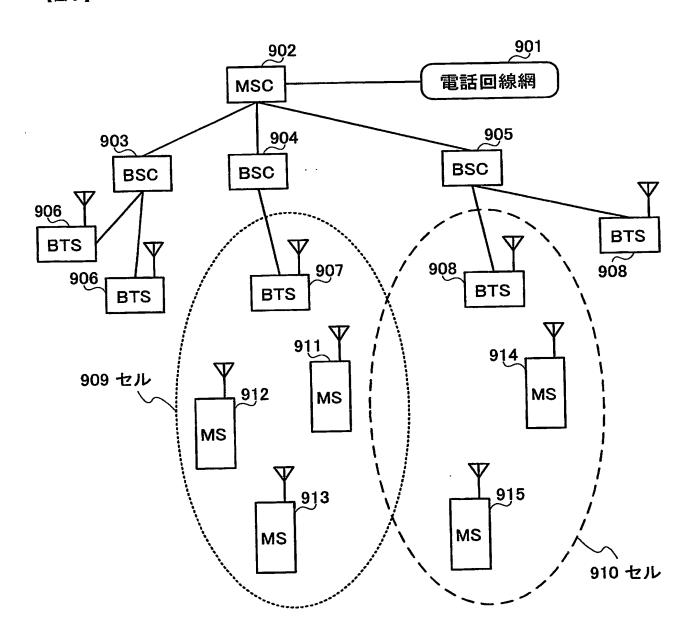
合計利得 [dB]	可変利得増幅器 201の利得 [dB]	可変利得増幅器 203の利得 [dB]	可変利得増幅器 205の利得 [dB]
15	5	5	5
10	5	5	0
5.	5	+ <u>0</u> + ;	0
0	0	0	0



【図8】



【図9】

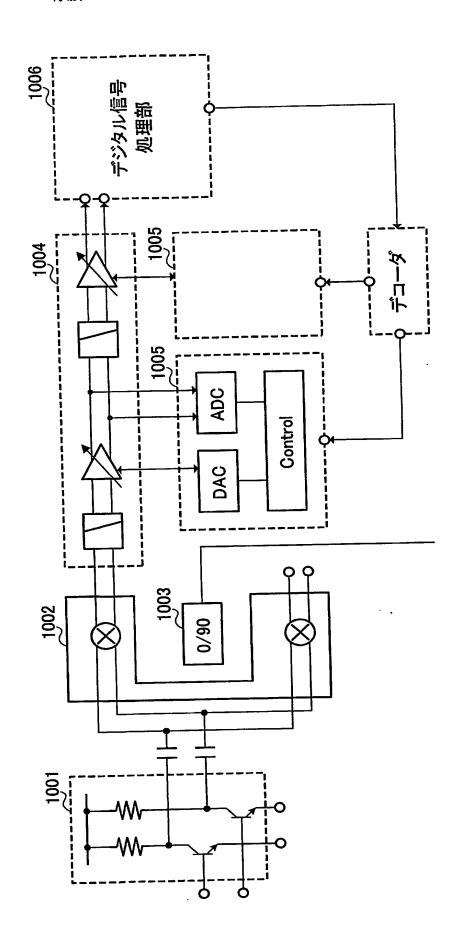


出証特2004-3122187



【図10】

1000





【書類名】要約書 【要約】

【課題】 基地局送信電力制御が行われる場合においても受信機の飽和及び感度 劣化を防止することができるとともに、電流消費量を増加させずにオフセット電圧の校正 を行うことができる。

【解決手段】 利得設定部109は、受信電界強度の情報と基地局の送信電力の情報である送信電力情報とに基づいて、次のフレームにおける各タイムスロットの受信電界強度を推定し、推定した受信電界強度に応じた利得設定値を算出する。利得制御回路110は、利得設定部109にて設定した利得の内の最大利得を抽出して、直流オフセット電圧校正時の設定利得とするとともに、各タイムスロットに対応した利得設定値にて利得制御を実施する。電圧校正回路111は、受信信号の直流オフセット電圧の校正を実施する。

【選択図】 図1



特願2003-402232

出願人履歴情報

識別番号

[000005821]

1. 変更年月日

1990年 8月28日

[変更理由]

新規登録

住所

大阪府門真市大字門真1006番地

氏 名

松下電器産業株式会社

Document made available under the **Patent Cooperation Treaty (PCT)**

International application number: PCT/JP04/017785

International filing date:

30 November 2004 (30.11.2004)

Document type:

Certified copy of priority document

Document details:

Country/Office: JP

Number:

2003-402232

Filing date: 01 December 2003 (01.12.2003)

Date of receipt at the International Bureau: 27 January 2005 (27.01.2005)

Remark: Priority document submitted or transmitted to the International Bureau in

compliance with Rule 17.1(a) or (b)

